

Politechnika Warszawska
Wydział Elektroniki i Technik Informatycznych

DZIEKAN I RADA WYDZIAŁU ELEKTRONIKI I TECHNIK INFORMATYCZNYCH
POLITECHNIKI WARSZAWSKIEJ

zawiadamiają o

PUBLICZNEJ OBRONIE ROZPRAWY DOKTORSKIEJ

mgr. inż. Piotra Wiśniewskiego

która odbędzie się w trybie zdalnym w dniu 17 listopada 2020 r. o godzinie 11.00

Tytuł rozprawy doktorskiej: „Modelowanie charakterystyk prądowo-napięciowych tranzystora tunelowego TFET”

Promotor – prof. dr hab. inż. Bogdan Majkusiak Wydział Elektroniki i
Technik Informatycznych Politechniki Warszawskiej

recenzenci: prof. dr hab. inż. Andrzej Napieralski Katedra Mikroelektroniki i Technik
Informatycznych Politechniki Łódzka

dr hab. inż. Daniel Tomaszewski Instytut Technologii Elektronowej

Na stronie internetowej wydziału www.elka.pw.edu.pl/Wydzial/Rada-Wydzialu/Harmonogram-obron-doktorskich-streszczenia-i-recenzje znajdują się streszczenie rozprawy oraz recenzje, jak również dostęp do tekstu rozprawy umieszczonej w Bazie Wiedzy Politechniki Warszawskiej.

Sposób uczestniczenia w publicznej obronie:

<https://teams.microsoft.com/l/meetup-join/19%3af16444e2903149518be77e6818d41889%40thread.tacv2/1604394619298?context=%7b%22Tid%22%3a%223b50229c-cd78-4588-9bcf-97b7629e2f0f%22%2c%22Oid%22%3a%2252674eb7-af33-4d92-85fc-42ca294dee46%22%7d>

Dziekan



prof. dr hab. inż. Michał Malinowski

Rozprawa doktorska

mgr inż. Piotr Wiśniewski

Tytuł: „Modelowanie charakterystyk prądowo-napięciowych tranzystora tunelowego TFET”

Promotor: Prof. dr hab. inż. Bogdan Majkusiak

Streszczenie:

Przedmiotem niniejszej rozprawy jest modelowanie i analiza charakterystyk prądowo-napięciowych tranzystora tunelowego TFET. W pracy zamodelowano charakterystyki prądowo-napięciowe dwóch typów przyrządów: krzemowego tranzystora TFET oraz tranzystora TFET z elektronowo-dziurową biwarstwą (EHB TFET). W tym celu opracowano narzędzia do symulacji przyrządów. Został opracowany dwuwymiarowy symulator przyrządu bazujący na rozwiązaniu równań ciągłości elektronów i dziur razem z równaniem Poissona. Efekt tunelowania międzypasmowego jest uwzględniony poprzez szybkość generacji tunelowej nośników. Wykorzystując opracowane narzędzie zamodelowano charakterystyki prądowo-napięciowe krzemowego tranzystora TFET z podwójną bramką dla różnych parametrów konstrukcyjnych. Przeanalizowano również wpływ wyboru ścieżki tunelowania na charakterystyki przejściowe przyrządu. W pracy pokazano, że wybór ścieżki tunelowania ma znaczący wpływ na uzyskany wynik symulacji. Na potrzeby modelowania przyrządu EHB TFET został opracowany jednowymiarowy symulator kwantowo-mechaniczny bazujący na rozwiązaniu równania Poissona oraz równań Schrödingera dla elektronów i dziur. Symulator pozwala na liczenie międzypasmowego prądu tunelowania bezpośredniego oraz prądu tunelowania z uczestnictwem fononów. Wykorzystując opracowane narzędzie zamodelowano charakterystyki przejściowe tranzystora EHB TFET dla różnych materiałów kanału (Si, Ge, InAs, $\text{Ge}_{1-x}\text{Sn}_x$) i parametrów konstrukcyjnych przyrządu. Uzyskane wyniki pokazują, że przyrząd ten może mieć bardzo stromą charakterystykę przejściową oraz niskie napięcie progowe.

Słowa kluczowe: tunelowanie, dwuwymiarowy gaz nośników, tranzystor tunelowy, modelowanie przyrządów półprzewodnikowych

**Kwestionariusz - Recenzja Rozprawy Doktorskiej
dla Rady Naukowej Dyscypliny Automatyka, Elektronika I Elektrotechnika
Politechniki Warszawskiej**

Tytuł rozprawy: **Modelowanie charakterystyk prądowo-napięciowych tranzystor tunelowego TFET**

Autor rozprawy: **mgr. inż. Piotr Wiśniewski**

Niniejsza recenzja została opracowana na podstawie pisma Przewodniczącego Rady Naukowej Dyscypliny Automatyka, Elektronika i Elektrotechnika Politechniki Warszawskiej, Prof. dr. hab. inż. Michała Malinowskiego. Wykonanie recenzji powierzyła mi Rada Naukowa Dyscypliny uchwałą z dn. 30.06.2020 r.

Przedstawiona recenzja zawiera ocenę rozprawy wg warunków określonych w art. 187 ust. 1-2 Ustawy z dnia 20 lipca 2018 r. *Prawo o szkolnictwie wyższym i nauce*.

Rozprawa składa się 6 rozdziałów, z których pierwszy stanowi wprowadzenie oraz sformułowanie celu pracy, szósty stanowi podsumowanie. Ponadto w rozprawie Autor zamieścił wykaz swojego dorobku, liczącego 16 pozycji oraz bibliografię liczącą 93 pozycje.

1. Jakie zagadnienie naukowe/badawcze jest rozpatrzone w pracy (cel, teza rozprawy) i czy zostało ono dostatecznie jasno sformułowane przez Autora? Jaki charakter ma rozprawa (teoretyczny, doświadczalny, inny)?

W Rozdziale 1. Autor przedstawił motyw podjęcia pracy. Od lat 80-tych ub. stulecia technologie CMOS są podstawą mikro- i nanoelektroniki. Umożliwiają one tanie projektowanie i wytwarzanie analogowych i cyfrowych układów scalonych (u.s.) oraz bloków wchodzących w skład bardziej złożonych systemów MEMS, MOEMS i in. dla szerokiego zakresu zastosowań. O znaczeniu technologii CMOS świadczy m.in. fakt, że nowe "oryginalne" technologie wytwarzania struktur półprzewodnikowych są często określane mianem *CMOS-compatible*. W swojej historii technologie CMOS podlegały ciągłemu rozwojowi, który wynikał z zapotrzebowania na nowe zastosowania (n.p. low/high performance, RF, niskie/wysokie temperatury), ze zwiększającej się gęstości upakowania, z potrzeby przesunięcia granic wyznaczanych przez prawa fizyki i właściwości materiałów (m.in. upływność złączy p-n, upływność dielektryka bramkowego). Rozwój technologii CMOS, w tym skalowanie, pociągał za sobą wzrost złożoności zarówno samych tranzystorów jak i ich otoczenia. Począwszy od rozmiaru krytycznego 90 nm zaznaczył się silny wzrost znaczenia nieuniknionych rozrzutów procesów technologicznych, mających wpływ na uzysk, a zatem na koszty wytwarzania u.s. Jednak przez wiele lat miniaturyzacja tranzystorów MOS, wprowadzenie do produkcji płytek podłożowych o coraz większej średnicy, rozwój technologii i postęp w dziedzinie projektowania sprawiły, że koszt wytwarzanie jednostkowego tranzystora MOS spadał. Jednak przy wymiarach krytycznych poniżej 22 nm ten trend uległ zatrzymaniu. Ponadto rosnąca gęstość upakowania tranzystorów w u.s. prowadzi do silnego wzrostu gęstości wydzielanej mocy, co stanowi coraz większe wyzwanie dla konstrukcji systemów chłodzenia. Zatem konieczne staje się zmniejszanie mocy wydzielanej w u.s. Jednym z rozwiązań są u.s. niskonapięciowe. Są one nieodzowne

m.in. dla aplikacji, w których u.s. działają w urządzeniach pracujących autonomicznie jako składowe systemów rozproszonych.

Napięcie zasilania tranzystorów MOS w konwencjonalnych technologiach CMOS (bulk, SOI) nie może być dowolnie zmniejszane. Wynika to z faktu, że na charakterystykach I_D-V_{GS} w zakresie napięcia (0 V , V_{DD}) muszą zmieścić się zakresy wyłączenia (OFF) i włączenia (ON) o akceptowalnym prądzie I_{OFF} i stosunku I_{ON}/I_{OFF} oraz zakres przejściowy (podprogowy), który w temperaturze pokojowej charakteryzuje się nachyleniem (ang. *subthreshold slope* – SS) min. 60 mV/decade . Wartość ta jest określona przez ponadbarierowy mechanizm wstrzykiwania nośników ze źródła do kanału indukowanego polem bramki. W rzeczywistości parametr SS ma większą wartość ze względu na obecność obszaru zubożonego pod bramką (tzw. body effect) oraz nieidealności międzypowierzchni Si-dielektryk bramkowy. Dla przewyciężenia tego ograniczenia od kilkunastu lat trwają próby opracowania tranzystorów o bardziej stromej charakterystyce I_D-V_{GS} w zakresie przejściowym pomiędzy zakresami OFF i ON. Do tej grupy należą tranzystory tunelowe (ang. *Tunnel Field-Effect Transistors* – TFETs), będące przedmiotem rozprawy. Tranzystory TFET są w istocie diodami p-i-n z odpowiednio uformowaną bramką. W przypadku tranzystorów z kanałem typu n wstrzykiwanie nośników ładunku do kanału polega na tunelowaniu elektronów z pasma walencyjnego w obszarze źródła do pasma przewodnictwa w obszarze kanału przez barierę energetyczną indukowaną polem bramki na złączu p-i. Autor rozprawy trafnie zauważył, że w przyrządach TFET wykorzystuje się z pożytkiem zjawisko tunelowania, które w konwencjonalnych tranzystorach stoi za niepożądanym efektem *Gate-Induced Drain Leakage* (GIDL).

Z doniesień literaturowych wynika, że istnieje niewiele realizacji tranzystorów TFET. Ich charakterystyki zależą od subtelnych szczegółów konstrukcji. Prace nad tymi przyrządami mają głównie charakter studialny, zorientowany na wypracowanie optymalnej konstrukcji tranzystora, która zapewni minimalny prąd I_{OFF} , minimalny prąd ambipolarny I_{AMB} , maksymalny prąd I_{ON} oraz maksymalne nachylenie ch-ki I_D-V_{GS} tranzystora między stanami OFF i ON. W takich zadaniach skalibrowane narzędzia symulacyjne, uwzględniające modele zjawisk odpowiedzialnych za charakterystyki elektryczne badanego przyrządu oddają nieocenione usługi. Dlatego większość prac dotyczy symulacji i modelowania różnych wariantów konstrukcji przyrządów TFET. Przedstawiona rozprawa należy do tej kategorii prac. W rozdziale pierwszym Autor sformułował **cel pracy: opracowanie modelu obliczeniowego dwubramkowych tranzystorów TFET z uwzględnieniem kwantowo-mechanicznego opisu zachowania nośników w obszarze tunelowania, różnych ścieżek tunelowania oraz nielokalnego charakteru tego zjawiska (elektrony i dziury nie są generowane odpowiednio w pasmach przewodzenia i walencyjnym w jednym miejscu)**. Celem pracy była także **implementacja modelu i przeprowadzenie symulacji różnych konfiguracji tranzystorów TFET dla różnych warunków pracy**. Taka analiza jest pomocna w zrozumieniu zjawisk fizycznych i ich lokalizacji, a zatem może być pomocna w projektowaniu tranzystorów.

Autor sformułował następujące **tezy**:

1. **Wybór ścieżki tunelowania w podejściu półklasycznym ma znaczący wpływ na wyniki klasycznych tranzystorów tunelowych z podwójną bramką symulacji dla różnych parametrów konstrukcyjnych.**
2. **Dwuwymiarowy charakter gazu elektronowego w obszarze transportu w połączeniu z inżynierią struktury pasmowej materiału pozwalają na zwiększenie prądu włączenia oraz nachylenia charakterystyki przejściowej w zakresie podprogowym, umożliwiając w konsekwencji obniżenie napięcia zasilania.**

W kolejnych częściach rozprawy Autor udowodnił tezy i zilustrował ich słuszność na przykładach. Posłużyły do tego modele zaimplementowane w opracowanych symulatorach tranzystorów TFET: półklasycznym dwuwymiarowym i kwantowo-mechanicznym jednowymiarowym. Przedstawiona rozprawa ma charakter teoretyczny.

2. Czy w rozprawie przeprowadzono w sposób właściwy analizę źródeł (w tym literatury światowej, stanu wiedzy i zastosowań w przemyśle) świadczącej o dostatecznej wiedzy Autora. Czy wnioski z przeglądu źródeł sformułowano w sposób jasny i przekonujący?

Bibliografia jest aktualna i obszerna. Obejmuje 93 pozycje z dziedzin związanych z obszarem tematycznym pracy: fizyka i elektronika półprzewodników, w tym: struktura pasmowa materiałów (pierwiastków i związków) półprzewodnikowych, zjawiska tunelowania, generacji i rekombinacji, tranzystory tunelowe homo- i heterozłączowe, metody/schematy rozwiązania równań transportu w przyrządach półprzewodnikowych. Zdecydowana większość pozycji bibliografii została zaczerpnięta z literatury światowej. W bibliografii Autor ujął 6 prac, których był współautorem. Dwie z nich zostały opublikowane w czasopiśmie z listy JCR.

Literatura została użyta w rozprawie w sposób właściwy. Wnioski z przeglądu źródeł zostały sformułowane zasadniczo w sposób jasny i przekonujący. Niemniej uważam, że niektóre partie materiału zostały potraktowane zbyt skrótowo, np. wprowadzenia dotyczące symulatorów. Byłyby one bardziej pouczające niż przedstawienie na kilku stronach schematów dyskretyzacji równań.

3. Czy Autor rozwiązał postawione zagadnienia, czy użył właściwej do tego metody i czy przyjęte założenia są uzasadnione?

Autor przedstawił rozwiązanie postawionego zagadnienia w następujących krokach.

W Rozdziale 2. Autor podał podstawowe informacje na temat zjawiska tunelowego w przyrządach półprzewodnikowych. Opisał zasadę działania tranzystorów TFET oraz czynniki wpływające na przebieg ich charakterystyki I_D - V_{GS} w zakresie przejściowym ON-OFF. Zdefiniował parametry istotne z punktu widzenia zastosowania tych przyrządów w układach nanoelektronicznych. Wśród nich są moc statyczna i dynamiczna rozpraszane w tranzystorze MOS. Dla ich zmniejszenia niezbędna jest redukcja napięcia zasilania V_{DD} , która jest możliwa jeżeli układ CMOS jest zbudowany z tranzystorów TFET posiadających bardziej stromą charakterystykę I_D - V_{GS} w zakresie przejściowym ON-OFF.

W Rozdziale 3. Autor omówił szerzej podstawy fizyczne działania tranzystorów TFET. Scharakteryzował dwa podstawowe typy tych przyrządów, tj. tranzystory z tunelowaniem punktowym i liniowym. Tranzystory z tunelowaniem punktowym leżały u podstaw koncepcji TFET. Ich główną wadą był niski prąd w stanie ON. Dla przezwyciężenia tego ograniczenia opracowano koncepcję tranzystorów z tunelowaniem liniowym. Ich różne warianty są od kilkunastu lat przedmiotem prac badawczo-rozwojowych. W tym miejscu Autor ograniczył zakres rozprawy do badań nad dwiema konstrukcjami, tj. dwubramkowym tranzystorem TFET (DG TFET) oraz tzw. tranzystorem TFET z elektronowo-dziurową biwarstwą (EHB TFET). Przyrządy te wykazują istotne różnice nie tylko ze względu na rozciągłość tunelowania, ale także ze względu na właściwości gazu nośników. Trójwymiarowy (3D) gaz nośników wykazuje ciągłość dozwolonych poziomów energetycznych wewnątrz pasma walencyjnego lub przewodnictwa, oraz pierwiastkową zależność gęstości stanów od energii. Natomiast dwuwymiarowy (2D) gaz nośników wykazuje skwantowanie dozwolonych poziomów energetycznych wewnątrz pasma walencyjnego lub przewodnictwa, oraz schodkową zależność gęstości stanów od energii. Tranzystor DG TFET działa na zasadzie tunelowania punkowego z obszaru z trójwymiarowym gazem elektronowym (3DEG) w pasmie walencyjnym do kanału, w którym moga zaistnieć warunki dla uformowania dwuwymiarowego gazu elektronowego. Natomiast tranzystor EHB TFET działa na zasadzie tunelowania liniowego pomiędzy dwiema studniami potencjału indukowanymi przez dwie częściowo zachodzące na siebie bramki: studnią z dwuwymiarowym gazem dziur (2DHG), połączoną ze źródłem i studnią z dwuwymiarowym gazem elektronów (2DHG), połączoną z drenem. Przyrządy te stanowią więc skrajności w dość licznych rozwiązaniach tranzystorów TFET. Biorąc to pod uwagę, uważam, że dobór struktur jest właściwy. Należy dodać, że artykuł na temat tranzystorów EHB TFT napisany z udziałem Autora został opublikowany w czasopiśmie z listy JCR.

W dalszej części Rozdz. 3. Autor omówił równania elektrostatyki, tj. równanie Poissona oraz

równanie Schrödingera, którego uwzględnienie jest konieczne dla opisu kwantyzacji poziomów energetycznych. Równania te są rozwiązywane w sposób samouzgodniony. Następnie Autor omówił dwa podejścia do modelowania prądu tunelowego: podejście półklasyczne i kwantowo-mechaniczne. Pierwsze z nich zostało w dalszej części pracy zastosowane do modelowania tranzystora DG TFET, a drugie do modelowania tranzystora EHB TFET.

W podejściu półklasycznym zjawisko tunelowania opisane jest szybkością generacji nośników, która może być w prosty sposób uwzględniona w równaniach ciągłości modelu dryftowo-dyfuzyjnego transportu. W modelu zaproponowanym w rozprawie Autor zastosował wzór Hurkx'a, który w prosty sposób wiąże lokalną szybkość generacji odpowiadającą tunelowaniu międzypasmowemu z lokalną wartością prądu tunelowania wyznaczanej za pomocą formuły Tsu-Esaki'ego. W ten sposób Autor sformułował analityczny nielokalny model generacji międzypasmowej (37). W modelu tym prawdopodobieństwo tunelowania jest wyznaczone metodą WKB, która wymaga zdefiniowania zależności dyspersyjnej wektora falowego od energii. Autor przedyskutował kilka podejść do tego zagadnienia opisanych w literaturze. Dla swojego modelu wybrał zależności analityczne z prac X.Guan i in., zweryfikowane obliczeniami numerycznymi metodą *tight binding*. Rozważania na temat podejścia półklasycznego kończy krótkie wprowadzenie na temat zastosowanych ścieżek tunelowania, wsparte odniesieniami do literatury, w tym pracą z udziałem Autora w czasopiśmie z listy JCR. Autor wyróżnił trzy rodzaje ścieżki: horyzontalną, maksymalnego gradientu krawędzi pasma walencyjnego i najkrótszej drogi. Przybliżenia te są uproszczeniami i powinny być opatrzone dyskusją. W rozprawie ścieżka tunelowania jest narzucona z góry. Natomiast w uznanych dwu- i trójwymiarowych symulatorach przyrządów półprzewodnikowych jest ona wybierana na podstawie prawdopodobieństwa tunelowania z uwzględnieniem lokalnej struktury pasmowej.

W podejściu kwantowo-mechanicznym, wybranym do jednowymiarowego modelowania tranzystora EHB TFET prąd tunelowania wyrażony jest jako suma składowych związanych z parami dyskretnych poziomów energetycznych. Poziomy te i rozkład potencjału są wyznaczone przez samouzgodnione rozwiązanie równań Poissona i Schrödingera. W przypadku tunelowania bezpośredniego w półprzewodnikach z prostą przerwą, w składnikach podlegających sumowaniu uwzględnione są tzw. międzypasmowe współczynniki sprzężenia, łączne gęstości i prawdopodobieństwa obsadzenia stanów, między którymi zachodzi tunelowanie. Autor wymienił dwie metody wyznaczenia współczynników sprzężenia: Bardeena i Kane'a. Nie jest wyraźnie powiedziane, której metody Autor użył w rozprawie, choć zakres uwagi poświęcony obu metodom sugeruje, że by ła to metoda Bardeena. Formalizm tej metody przedstawiony w rozprawie posługuje się dwiema składowymi pędu i odpowiednio energii. Jak to się ma do założenia o zastosowaniu metody w modelu jednowymiarowym tranzystora EHB TFET? Osobny akapit poświęcony jest prądowi tunelowania z udziałem fononów w półprzewodnikach ze skośną przerwą (np. Si, Ge). Opis i dyskusja w tej części są bardzo lapidarne.

W Rozdziale 4. Autor omówił równania będące podstawą symulatorów półklasycznego: równania Poissona i ciągłości prądów elektronowego i dziurowego. Omówił metody dyskretyzacji równań, warunki brzegowe, metody rozwiązywania równań nieliniowych, przybliżenia startowe i warunki stopu. Następnie omówił w sposób bardziej lapidarny podobny zakres zagadnień dotyczących symulatora kwantowo-mechanicznego, bazującego na równaniach Poissona i Schrödingera.

W Rozdziale 5 Autor przedstawił różne warianty tranzystorów DG TFET i EHB TFET oraz przedyskutował wyniki ich symulacji za pomocą opracowanych narzędzi. Jest to najobszerniejsza część rozprawy. Jej pierwszy podrozdział poświęcony jest krzemowemu tranzystorowi DG TFET. Autor przedstawił tu wyniki symulacji dla różnych grubości warstwy Si i warstwy tlenku bramkowego oraz dla różnych warunków polaryzacji. Zilustrował je wykresami schematów pasmowych złączy, w których zachodzi tunelowanie. Przedstawił rozkłady generacji dziur i elektronów pokazujące punktowy i nielokalny charakter tunelowania. Przedstawił zależność współczynnika *SS* (*subthreshold slope*) od napięcia V_{GS} . Obliczenia wykazują, że warunek $SS < 60$ mV/dec jest spełniony w dość wąskim zakresie polaryzacji bramki, przy czym struktury o mniejszej grubości warstwy Si wykazują mniejszą wartość zmiennej *SS* w jeszcze węższym zakresie napięcia V_{GS} . Autor zwrócił także uwagę na niską wartość prądu

w stanie ON wynikającą ze skośnej przerwy energetycznej w krzemie, przez co maleje prawdopodobieństwo tunelowania. Wpływ ścieżki tunelowania na wyniki półklasycznych symulacji 2D tranzystorów jedno- i dwubramkowych (SG-, DG TFET) z dielektrykiem bramkowym HfO_2 był przedmiotem rozważań w kolejnym punkcie. Autor porównał charakterystyki przejściowe tranzystorów o różnych grubościach Si i różnych długościach zakładki bramka-źródło. Zaletą tego fragmentu pracy jest próba pogłębionej interpretacji uzyskanych wyników, np. w powiązaniu z dwuwymiarowymi rozkładami potencjału, a wykazanie różnic wyników w zależności od wybranej ścieżki tunelowania udowadnia tezę pierwszą rozprawy.

W omówieniu wyników symulacji tranzystorów DG TFET Autor użył sformułowania "punktowy współczynnik SS", ponieważ wyznaczone charakterystyki I_D - V_{GS} w skali półlogarytmicznej w zakresie przejściowym OFF-ON nie wykazują praktycznie odcinka o stałym nachyleniu. Czy zasadne zatem jest używanie nazwy *subthreshold slope* w odniesieniu do tranzystorów TFET? I nie jest to uwaga kierowana tylko do Doktoranta.

Drugi podrozdział jest poświęcony modelowaniu tranzystorów EHB TFET z tunelowaniem liniowym między studniami z dwuwymiarowymi gazami dziur i elektronów, za pomocą jednowymiarowego symulatora kwantowo-mechanicznego. Autor przeprowadził symulacje tranzystorów na bazie Si, InAs, Ge. Każdy z tych materiałów posiada inną strukturę pasmową, które Autor obliczył stosując metodę EPM i przedstawił w rozprawie. Jest to oryginalny fragment, nieczęsto spotykany w literaturze dotyczącej elektroniki przyrządów półprzewodnikowych. Trzy typy przyrządów wymagały rozwiązania równania Schrödingera dla pasm lekkich i ciężkich dziur oraz różnych punktów pasm elektronów. W tranzystorach Si i Ge zachodziło zjawisko tunelowania z udziałem fononów, przy czym w tranzystorze Ge dla większych wartości napięcia V_{TGS} zachodziło także tunelowanie bezpośrednie. W tranzystorze InAs miało miejsce tylko tunelowanie bezpośrednie. Autor przedstawił obliczone charakterystyki I_D - V_{TGS} ilustrujące zarówno wpływ grubości kanału na napięcia progowe jak i efekty kwantyzacji poziomów energetycznych. Należą do nich skoki prądu odpowiadające tunelowaniu między różnymi poziomami oraz niemal skokowa charakterystyka przełączania tranzystora InAs, wynikająca z tunelowania bezpośredniego przez pochyloną wąską prostą przerwę energetyczną. Autor przeprowadził wnikliwą dyskusję wyznaczonych charakterystyk i efektów na nich zaobserwowanych. Jest to wartościowa część pracy.

Oryginalny fragment drugiego podrozdziału poświęcony jest modelowaniu tranzystorów EHB TFET na bazie związków $\text{Ge}_{1-x}\text{Sn}_x$. Związki te charakteryzują się tym, że zależnie od wartości parametru x posiadają skośną lub prostą przerwę energetyczną. W tej części rozprawy Autor przeanalizował zależność składowych prądów tunelowania bezpośredniego i z udziałem fononów w tranzystorze TFET od parametru x . Dane o strukturze pasmowej w funkcji x , na temat mas efektywnych gęstości stanów w pasmach Autor zaczerpnął z literatury. Symulacje zostały wykonane dla przyrządów o różnej grubości kanału z HfO_2 jako dielektrykiem bramkowym. Dla potrzeb symulacji Autor poczynił szereg założeń. Warto zwrócić uwagę na dwa, tj. przyjęcie równowagi między dziurami w 2DHG i źródłem, elektronami w 2DEG i drenem oraz założenie pracy wyjścia materiału dolnej bramki 5.6eV i górnej bramki zapewniającego wraz z przyjętą wartością powinowactwa elektronowego $\text{Ge}_{1-x}\text{Sn}_x$ formowanie 2DHG przy zerowym napięciu dolnej bramki i 2DEG przy małych wartościach górnej bramki. Drugie założenie stawia pytanie o ew. wykonalność struktury będącej przedmiotem analizy. Ponadto nasuwa się pytanie, czy powinowactwo elektronowe zależy od x . Podobnie jak wcześniej Autor przedstawił wnikliwą analizę wyników wyjaśniając subtelności charakterystyk I-V z wieloma skokowymi zmianami dotyczącymi tunelowania bezpośredniego i łagodniejszymi dotyczącymi tunelowania z udziałem fononów. Zgodnie z oczekiwaniami prąd tunelowania bezpośredniego odgrywa coraz większą rolę ze wzrostem x od 0 (przerwa skośna) do $x=0.2$ (mniejsza przerwa prosta), przy czym dla większych wartości napięcia V_{TGS} prąd tunelowania bezpośredniego staje się dominujący we wszystkich przypadkach. Efekt łagodnego zmniejszania się prądu tunelowania bezpośredniego ze wzrostem V_{TGS} (po zmianie skokowej) Autor tłumaczy jasno mechanizmem odpychania się funkcji falowych odpowiadających dyskretnym poziomom energetycznym. Prąd całkowity tranzystora oczywiście rośnie ze wzrostem x . Omawiana część rozprawy jest zakończona zestawieniem i dyskusją zależności całkowitych charakterystyk I-V oraz prądu I_{ON} od

parametru x i grubości kanału. Pokazanie zwiększenia prądu I_{ON} i zmniejszenia napięcia V_{TGS} odpowiadającego włączeniu tranzystora ze wzrostem parametru x w tranzystorze na bazie $Ge_{1-x}Sn_x$ upoważnia do stwierdzenia, że teza druga rozprawy została udowodniona.

Rozdział 6. zawiera podsumowanie rozprawy.

Reasumując, uważam, że Autor rozwiązał postawione zadanie. Zastosował do tego z powodzeniem zaawansowany aparat obliczeniowy, który zaadaptował i zaimplementował w dwóch symulatorach. Zaimplementował w programach złożone modele struktury pasmowej wybranych materiałów oraz model nielokalnej generacji tunelowej. Zbudował uproszczone struktury tranzystorów DG TFET i EHB TFET. Uważam jednak, że nie odpowiadają one współczesnym realizacjom tranzystorów TFET, których jest niewiele i są raczej rozwiązaniami laboratoryjnymi. Założenia do modeli zostały sformułowane prawidłowo choć uważam, że analiza wpływu ścieżki tunelowania na wyniki symulacji jest tematem nieco "akademickim". W świetle danych o dostępnych symulatorach dobór ścieżki powinien nastąpić automatycznie. Autor przeprowadził wiele obliczeń, a ich wyniki wnikliwie przeanalizował. Z drugiej strony brakuje w pracy odniesienia do symulacji numerycznych za pomocą programu TCAD lub do danych eksperymentalnych. Byłoby to szczególnie pożyteczne w przypadku wyników nieoczywistych, takich jak spadek prądu I_{ON} w tranzystorze DG TFET ze wzrostem t_{body} w przypadku zastosowania horyzontalnej ścieżki tunelowania, tym bardziej, że obliczenia z uwzględnieniem innych ścieżek tunelowania dają odmienne wyniki (rys.34, 37). Innym przypadkiem są obliczone w pracy charakterystyki I-V tranzystorów EHB TFET. Pokazują one wyraźnie efekty kwantyzacji poziomów energetycznych. Porównanie tego wyniku z wynikami z innych źródeł byłoby wartościowe.

4. Na czym polega oryginalność rozprawy, co stanowi samodzielny i oryginalny dorobek Autora, jaka jest pozycja rozprawy w stosunku do stanu wiedzy czy poziomu techniki reprezentowanych przez literaturę światową?

Autor zaprezentował w rozprawie kilka oryginalnych rozwiązań:

- Za pomocą opracowanego przez siebie 2D symulatora półklasycznego przeprowadził symulacje tranzystorów DG TFET o różnych parametrach konstrukcyjnych; wykazał wpływ ścieżki tunelowania na wyniki symulacji; pokazał, że tranzystory takie wykazują wyraźnie niższą wartość lokalną parametru SS tylko dla niskich wartości napięcia V_{GS} ;
- Za pomocą opracowanego przez siebie 1D kwantowo-mechanicznego symulatora przeprowadził symulacje tranzystorów EHB TFET na bazie Si, InAs, Ge o różnych parametrach konstrukcyjnych; wykazał że tranzystory takie wykazują charakterystykę przełączania OFF-ON bliską skokowej dla niskich wartości napięcia V_{GS} ;
- Przeprowadził symulacje tranzystorów EHB TFET na bazie związku $Ge_{1-x}Sn_x$ w zależności od parametru x ; pokazał, że inżynieria kanału umożliwia uzyskanie bardzo stromej charakterystyki przełączania.

Opracowanie dedykowanego oprogramowania do symulacji tunelowania w tranzystorach TFET jest rozwiązaniem rzadko spotykanym. Z reguły używane są ogólnie dostępne narzędzia TCAD.

W znanych mi opracowaniach na temat tranzystorów tunelowych nie są poruszane tak dogłębnie kwestie struktury pasmowej materiału. W większości przypadków prace są oparte na modelach zaimplementowanych w narzędziach TCAD. Natomiast Autor samodzielnie określił strukturę pasmową i przeprowadził dyskusję jej wpływu na składowe prądu tunelowego: bezpośrednią i z udziałem fononów.

5. Czy Autor wykazał umiejętność poprawnego i przekonującego przedstawienia uzyskanych przez siebie wyników (zwięzłość, jasność, poprawność redakcyjna rozprawy)?

Praca jest zwięzła, miejscami za bardzo. Lektura fragmentów dotyczących podstaw fizycznych symulatora półklasycznego i w jeszcze większym stopniu symulatora kwantowo-mechanicznego wymaga

sięgnięcie do zewnętrznych opracowań.

Autor przekonująco przedstawił uzyskane przez siebie wyniki. Przedstawione dyskusje wyników symulacji są wyczerpujące i świadczą o spójnym poglądzie Autora do problematykę rozprawy.

Praca napisana jest dobrym językiem. Niewielka liczba potknięć nie wpływa na ogólną dobrą ocenę strony redakcyjnej rozprawy. Zaliczam do nich:

- na s.11 sformułowania: "Z tego względu potrzebny jest duży margines...i wyłączenia", "Konsekwencją powyższych względów";
- na s.12 sformułowania: "Tranzystor ten jest jednym z kandydatów...", "Teoretyczne modelowanie działania przyrządu...", które są powtórzeniami wcześniejszych stwierdzeń;
- na s.13 sformułowania: "uzyskany wyniki symulacji klasycznych tranzystorów"; czy chodzi tu o klasyczne symulacje, czy klasyczne tranzystory ? sformułowanie "nachylenie charakterystyki przejściowej" winno być uzupełnione o "w zakresie podprogowym";
- na s.28 w (31) n_i winno być zastąpione przez n_{ie} ; ponadto wydaje mi się, że w liczniku powinna być zmieniona kolejność odejmowania; uważam też, że wprowadzając poprawkę (30) Autor winien był nadmienić, że wynika ona z uwzględnienie w tunelowaniu udziału pułapek (*trap-assisted tunneling*); stąd postać wyrażenia (31);
- na s.28 zdanie "Wartości te są kontrolowane przez ..." jest niezbyt jasne;
- na s.29 ρ_{2D} oznacza 2D gęstość stanów;
- na s.30 jest niespójność między (36), (37); w (36) $T(\cdot)$ ma 2 argumenty, a w (37) ma 1 argument;
- na s.33 sformułowanie "Dlatego ważne jest..." jest powtórzeniem stwierdzenia ze s.31;
- na s.37 w sformułowaniu " δ to delta Kroneckera" δ winno mieć indeksy; czy w (53) identyczność indeksów oznacza, że przyjmuje wartość 1 ?
- na s.55 sformułowanie "w obszarze przypowierzchniowym dielektryka bramkowego" jest niejasne;
- na s.75 sformułowanie "elektrostatyka w strukturze" jest niefortunne; jest użyte kilkakrotnie w rozprawie, np. na s.93.

7. Jaka jest przydatność rozprawy dla nauk technicznych?

Praca ma znaczenie poznawcze w tematyce tranzystorów TFET, a szerzej w tematyce tranzystorów *steep-slope*, która od pewnego czasu jest przedmiotem wielu badań symulacyjnych i eksperymentalnych. Istnieje sporo kontrowersji na temat wykonalności tranzystorów TFET z powodu trudności ich wykonania, zapewnienia wysokiej wartości prądu w stanie włączenia, rozrzutów (działanie tranzystorów zależy od subtelnych efektów kwantowych oraz od subtelności konstrukcji), potrzeby wprowadzenia związków III-V. Prace takie jak przedstawiona rozprawa mogą przyczynić się do lepszego zrozumienia roli zjawisk kwantowych i ich wykorzystania w konstrukcji tranzystorów TFET.

8. Do której z następujących kategorii Recenzent zalicza rozprawę:

- a) nie spełniająca wymagań stawianych rozprawom doktorskim przez obowiązujące przepisy
- b) wymagająca wprowadzenia poprawek i ponownego recenzowania
- c) spełniająca wymagania
- d) spełniająca wymagania z wyraźnym nadmiarem**
- e) wybitnie dobra, zasługująca na wyróżnienie

9. Podsumowanie

Uważam, że przedstawiona do recenzji rozprawa Pana mgr. inż. Piotra Wiśniewskiego p.t.: "Modelowanie charakterystyk prądowo-napięciowych tranzystor tunelowego TFET" spełnia wymagania Ustawy Prawo o szkolnictwie wyższym i nauce. Rozprawa stanowi oryginalne rozwiązanie problemu w oparciu o pogłębioną wiedzę Doktoranta w zakresie fizyki, elektroniki i modelowania przyrządów

półprzewodnikowych z uwzględnieniem zjawisk kwantowych, w zakresie metod numerycznych i w oparciu o przedstawione opracowanie projektowe i programistyczne oraz ilustruje umiejętność samodzielnego prowadzenia pracy naukowej. Tę opinię wspiera fakt bardzo dobrego dorobku publikacyjnego Doktoranta (m.in. 2 artykuły w czasopismach z listy JCR). Przedstawione osiągnięcia rozprawy lokują ją w pełni w dyscyplinie **Elektronika**, a tym bardziej w dyscyplinie **Automatyka, Elektronika i Elektrotechnika** (wg nowej klasyfikacji). Rozprawa uzasadnia wniosek Doktoranta o nadanie stopnia doktora nauk technicznych. Wnioskuje o dopuszczenie Pana mgr.inż. Piotra Wiśniewskiego do publicznej obrony rozprawy przed Radą Naukową Dyscypliny Automatyka, Elektronika i Elektrotechnika Politechniki Warszawskiej.

Powyższe pytania mają charakter pomocniczy. Wskazane jest takie formułowanie treści recenzji, by można ją było odczytywać bez przeczytania pytań.

Daniel Tamarszewski

podpis

Prof. dr hab. inż. Andrzej Napieralski

Łódź, dn. 21.08.2020 r.

tytuł, stopień, imię i nazwisko

data

Politechnika Łódzka
Katedra Mikroelektroniki i Technik Informatycznych

miejsce pracy

**RECENZJA ROZPRAWY DOKTORSKIEJ WYKONANA DLA RADY NAUKOWEJ
DYSCYPLINY AUTOMATYKA, ELEKTRONIKA I ELEKTROTECHNIKA
POLITECHNIKI WARSZAWSKIEJ**

Tytuł rozprawy: „**Modelowanie charakterystyk prądowo-napięciowych tranzystora tunelowego
TFET**”.

Autor rozprawy: **mgr inż. Piotr Wiśniewski**

1. **Jakie zagadnienie naukowe jest rozpatrywane w pracy (cel i teza rozprawy) i czy zostało ono dostatecznie jasno sformułowane przez autora?**

Redukcja rozmiarów przyrządów jest jednym z podstawowych zagadnień niezbędnych do obniżenia kosztów produkcji układów scalonych i systemów elektronicznych oraz do wzrostu stopnia integracji układów scalonych.

W ramach prowadzonych rozważań Autor rozprawy sformułował następujące tezy:

1. *Wybór ścieżki tunelowania w podejściu półklasycznym ma znaczący wpływ na uzyskane wyniki symulacji klasycznych tranzystorów tunelowych z podwójną bramką dla różnych parametrów konstrukcyjnych.*
2. *Niskowymiarowość gazu nośników w obszarze transportu w połączeniu z inżynierią struktury pasmowej materiału pozwalają na zwiększenie prądu włączenia oraz nachylenia charakterystyki przejściowej, umożliwiając w konsekwencji obniżenie napięcia zasilania.*

oraz podjął następujące zagadnienia:

- opracowanie dwuwymiarowego symulatora przyrządu bazującego na rozwiązaniu równań ciągłości elektronów i dziur razem z równaniem Poissona,
- uwzględnienie efektu tunelowania międzypasmowego poprzez szybkość generacji tunelowej nośników,

- opracowanie modelu charakterystyk prądowo-napięciowych krzemowego tranzystora TFET z podwójną bramką dla różnych parametrów konstrukcyjnych,
- opracowanie jednowymiarowego symulatora kwantowo-mechanicznego przyrządu EHB TFET. Przy jego zastosowaniu zamodelowano charakterystyki przejściowe tranzystora EHB TFET dla różnych materiałów kanału i parametrów konstrukcyjnych przyrządu.

Powyższe zagadnienia zostały w pełni zrealizowane i przedstawione w rozprawie, zaś tezy zostały udowodnione.

2. Czy w rozprawie przeprowadzono w sposób właściwy analizę źródeł, w tym literatury światowej, stanu wiedzy i zagadnień w przemyśle?

Autor rozprawy opublikował wyniki dotyczące rozprawy doktorskiej w 5 artykułach: P1 AEU-INTERNATIONAL JOURNAL OF ELECTRONICS AND COMMUNICATIONS (20 pkt., 2010) (w trakcie procesu publikacyjnego), P2 i P6 (IEEE TRANSACTIONS ON ELECTRON DEVICES (32 pkt., 2010)), P7 (Proceedings of the SPIE), P9 (ELEKTRONIKA- KONSTRUKCJE, TECHNOLOGIE, ZASTOSOWANIA (9 pkt., 2010) oraz zaprezentował uzyskane wyniki na dwóch konferencjach naukowych: K5 (ELTE 2019) i K13 (ELTE 2016). Pozostałe pozycje całościowego wykazu dorobku obejmującego 9 artykułów i 16 komunikatów konferencyjnych, to efekty własnej pracy doktoranta w CEZAMAT oraz pracy jeszcze w okresie studiów.

W spisie literatury autor zacytował 93 prace innych autorów, obejmujące bardzo szeroki przegląd zagadnień związanych z modelowaniem tranzystorów MOSFET i TFET.

W większości są to prace anglojęzyczne świadczące o bardzo dobrej orientacji autora w trendach i osiągnięciach nauki światowej. W szczególności na podkreślenie zasługuje cytowanie najbardziej reprezentatywnych prac zamieszczanych w najlepszych czasopismach jak np. Nature.

Cytowane publikacje zostały wykorzystane poprawnie a wnioski z ich analizy przedstawiono w sposób jasny.

3. Czy autor rozwiązał przedstawione zagadnienia, czy użył właściwej do tego metody i czy przyjęte założenia są uzasadnione?

Przedstawione w rozprawie zagadnienia zostały rozwiązane a doktorant wykazał szeroką wiedzę, obejmującą problematykę:

- modelowania półprzewodnikowych elementów elektronicznych,
- formułowania i rozwiązywania matematycznego opisu kanału w tranzystorach EHB TFET,

- wyboru ścieżki tunelowania w strukturze tranzystora TFET co ma istotny wpływ na wynik symulacji.

Przyjęta przez doktoranta metodologia jest właściwa.

4. Na czym polega oryginalność rozprawy, co stanowi samodzielny i oryginalny dorobek autora, jaka jest pozycja rozprawy w stosunku do stanu wiedzy czy poziomu techniki reprezentowanych przez literaturę światową?

Recenzowana praca stanowi oryginalne i samodzielne rozwiązanie postawionych przez doktoranta zagadnień. Za oryginalne elementy rozprawy oraz oryginalny dorobek jej autora uważam rozwiązanie postawionych celów ze szczególnym naciskiem na zgodność z fizycznymi właściwościami i parametrami tranzystorów TFET oraz EHB TFET.

Opracowany przez Autora symulator pozwala na liczenie międzypasmowego prądu tunelowania bezpośredniego oraz prądu tunelowania z uczestnictwem fononów. Dodatkowo pozwala na modelowanie charakterystyk przejściowych tranzystora EHB TFET dla różnych materiałów kanału (Si, Ge, InAs, $Ge_{1-x}Sn_x$) i parametrów konstrukcyjnych przyrządu.

Co istotne we wszystkich tych modelach zastosowano podejście, w którym parametry modelu mają bezpośrednią interpretację fizyczną.

5. Czy autor wykazał umiejętność poprawnego i przekonującego przedstawienia uzyskanych wyników (zwięzłość, jasność, poprawność redakcyjna rozprawy)?

Praca napisana jest poprawnym językiem. Autor stosował w rozprawie poprawną terminologię. Analizy pośrednie oraz końcowe wyniki zostały zilustrowane graficznie. Wnioski zostały przedstawione w sposób jasny i zwięzły.

6. Jaka jest przydatność rozprawy dla nauk technicznych?

Uzyskane w pracy wyniki są niezbędne do zmniejszenia kosztów produkcji nowoczesnych układów scalonych poprzez umożliwienie szybkiej symulacji przy poszukiwaniu nowych topologii układów elektronicznych. W szczególności w przypadku symulacji układów ASIC przed wysłaniem ich do produkcji wymagana jest dokładna symulacja post-layoutowa. Zastosowanie prostych modeli tranzystorów, których parametry mają interpretację fizyczną pozwala na znaczne przyśpieszenie obliczeń a także na wyciąganie wniosków dotyczących związku zastosowanej technologii z końcowymi wynikami symulacji.

7. Do której z następujących kategorii Recenzent zalicza rozprawę:

- a) nie spełniająca wymagań stawianych rozprawą doktorskim przez obowiązujące przepisy,
- b) wymagająca wprowadzenia poprawek i ponownego recenzowania,
- c) spełniająca wymagania,
- d) **spełniająca wymagania z wyraźnym nadmiarem,**
- e) wybitnie dobra, zasługująca na wyróżnienie

Podjęte w rozprawie zagadnienia stanowią teoretyczny wkład do modelowania tranzystorów tunelowych TJFET. Na podstawie analizy dysertacji można stwierdzić, że jej autor posiada bardzo duży zasób wiedzy teoretycznej w przedmiocie rozprawy, spełnia więc wymagania stawiane kandydatom do stopnia naukowego doktora.

W konkluzji stwierdzam, że praca mgr. inż. Piotra Wiśniewskiego pt.: „**Modelowanie charakterystyk prądowo-napięciowych tranzystora tunelowego TFET**” spełnia wymagania Ustawy o tytule i stopniach naukowych stawiane rozprawom doktorskim. Wniosuję, zatem o dopuszczenie rozprawy do publicznej obrony.

A. Kania

Podpis